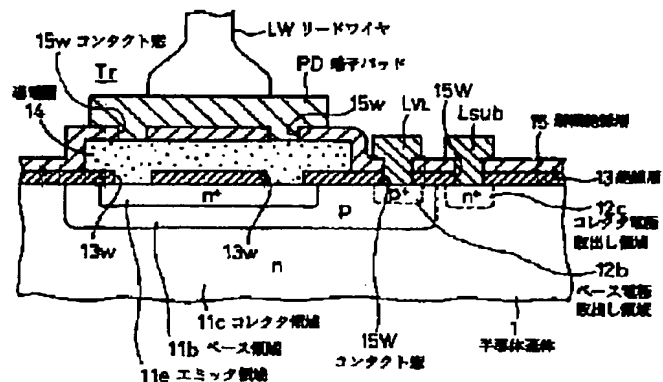


Patent Abstracts of Japan

TITLE : SOLID STATE IMAGE PICK UP DEVICE



COPYRIGHT: (C)1998,JPO

BLANK PAGE

【特許請求の範囲】

【請求項1】 固体撮像装置の端子パッドに保護トランジスタが接続されてなる保護トランジスタを具備する固体撮像装置において、

上記保護トランジスタの少なくともエミッタ領域の全部もしくは大半が、該保護トランジスタが接続されるべき端子パッド直下に位置して形成されて、かつ該エミッタ領域が、これの上の上記端子パッドに電氣的に連結されてなることを特徴とする固体撮像装置。

【請求項2】 上記保護トランジスタのベース領域が、固体撮像装置に形成された負の電圧印加配線下に延在して形成されて、該配線が上記ベース領域に電氣的に連結されるようにしたことを特徴とする請求項1に記載の固体撮像装置。

【請求項3】 上記保護トランジスタのコレクタ領域が、固体撮像装置に形成された基体電圧印加配線下に延在して形成されて、該配線が上記コレクタ領域に電氣的に連結されるようにしたことを特徴とする請求項1に記載の固体撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、保護トランジスタを具備する固体撮像装置に係わる。

【0002】

【従来の技術】CCD（電荷結合素子）構成による固体撮像装置において、静電衝撃、放電等による各部の絶縁破壊等を回避する保護トランジスタが、通常各端子パッドにそれぞれ対応して設けられる。

【0003】図4は、従来のインターライントランスファ方式によるCCD構成の固体撮像装置の模式的平面図を示す。この固体撮像装置は、半導体基体1に、画素を構成するフォトダイオード構成による多数の受光部2が配列され、これら受光部2に受光量に応じて発生した信号電荷を垂直方向に転送するCCD構成による垂直レジスタ3が配列形成され、これら垂直レジスタ3から転送された信号電荷を、出力回路4に順次転送するCCD構成による水平レジスタ5が形成されてなる。

【0004】そして、半導体基体1の周辺部上に、固体撮像素子の各部からの端子導出がなされる端子パッド、すなわちリードワイヤ等の外部配線（図示せず）がボンディングされるいわゆるボンディングパッドが配列形成される。図4においては、垂直レジスタ3と水平レジスタ5とが、2相のクロック ϕ_{v1} および ϕ_{v2} と ϕ_{H1} 、および ϕ_{H2} とによって駆動される構成とされ、垂直レジスタ3を共通に駆動する2つの端子パッドPD v_1 およびPD v_2 と、水平レジスタ5を駆動する2相のクロック ϕ_{H1} および ϕ_{H2} が印加される端子パッドいわゆるボンディングパッドPD H_1 およびPD H_2 のみを示している。

【0005】このような固体撮像装置における例えばC

CD構成による垂直レジスタ3および水平レジスタ5等の隣り合う電極相互を電氣的に絶縁するように介在された絶縁層、各電極下の半導体基体表面に形成された絶縁層、そのほかにおいて、静電破壊、放電破壊等の過電流による絶縁破壊等を防止するための保護トランジスタTrが全端子パッドにそれぞれ対応して設けられる。これら保護トランジスタTrは、通常、各端子パッドに近接した位置に並置して形成される。図4においては、各端子パッドPD v_1 、PD v_2 、PD H_1 、PD H_2 に隣合って保護トランジスタTrが形成されて、それぞれ各エミッタが、各端子パッドPD v_1 、PD v_2 、PD H_1 、PD H_2 に電氣的に接続され、そのコレクタが、半導体基体1の周辺に沿って配置形成された基体電圧いわゆるサブストレイト電圧が印加される配線 L_{sub} に電氣的に接続され、ベースが、例えば半導体基体すなわちサブストレイトがn型である場合、負のクロック電圧よりさらに負の深い電圧が印加される配線 L_{VL} に電氣的に接続される。このように、各端子パッドに接続される各保護トランジスタTrは、その保護機能を実際に行わせる必要からできるだけ大面積に形成される。

【0006】ところで、昨今、固体撮像装置における小型化、高密度化の要求が高まっていて、半導体チップすなわち固体撮像装置を構成する半導体基体の面積の縮小化が著しく、これに伴い、コストの低減化の貢献も大きい。しかしながら、更に固体撮像装置の用途が広がるにつれ、より半導体チップの小型化が望まれ、これに伴い、回路の保護素子、すなわち上述した保護トランジスタの、半導体チップ（半導体基体）に占める面積の割合が大きくなり、この保護トランジスタの存在が、固体撮像装置の小型化の隘路となっている。

【0007】

【発明が解決しようとする課題】本発明は、保護トランジスタを有する固体撮像装置において、その保護トランジスタの面積を充分大に確保して、保護動作を実際に行うことができるようにし、しかも、半導体基体の縮小化を充分はかることができるようにした固体撮像装置を提供する。

【0008】

【課題を解決するための手段】本発明においては、固体撮像装置の端子パッドに保護トランジスタが接続されてなる固体撮像装置において、保護トランジスタの少なくともエミッタ領域の全域もしくは大半が、この保護トランジスタが接続されるべき端子パッド直下に位置して形成されて、かつこのエミッタ領域が、これの上の端子パッドに電氣的に連結されてなる構成とする。

【0009】上述したように、本発明においては、保護トランジスタを、ワイヤボンダ等の外部配線の導出がなされる端子パッド下に形成するようにしたことにより、保護トランジスタの半導体チップ（半導体基体）に、単独で占める面積の縮小ないしは殆ど解消をはかることが

できる。したがって、保護トランジスタの機能を損なうことなく、固体撮像装置全体の小型化、したがって、コストの低廉化をはかることができる。

【0010】

【発明の実施の形態】本発明は、固体撮像装置の端子パッドに保護トランジスタが接続されてなる保護トランジスタを具備する固体撮像装置において、保護トランジスタの少なくともエミッタ領域が、その全域もしくは大半においてこの保護トランジスタが接続されるべき端子パッド直下に位置するように配置形成して、かつこのエミッタ領域が、これの上の端子パッドに電氣的に連結された構成とする。

【0011】そして、例えばそのベース領域は、固体撮像装置に形成された負の電圧印加配線下に延在して形成して、この配線と電氣的にコンタクトさせる。

【0012】また、例えばそのコレクタ領域は、固体撮像装置に形成された基体電圧印加配線下に延在して形成して、この配線と電氣的にコンタクトさせる。

【0013】本発明による撮像装置の一例を図面を参照して説明する。図1は、インターライン転送方式によるCCD構成の固体撮像装置に適用した場合の模式的平面図で、この固体撮像装置は、半導体基体1例えばSi基体に、画素を構成する例えばフォトダイオード構成による光電変換機能を有する受光部2が、x方向とこれに交叉するy方向にそれぞれ多数個配列され、共通のy方向に配列された受光部2に沿って、これら受光部2に受光量に応じて発生した信号電荷を垂直方向(y方向)に転送するCCD構成による垂直レジスタ3が配列形成され、これら垂直レジスタ3から転送された信号電荷を、出力回路4に順次転送するCCD構成による水平レジスタ5が形成されてなる。

【0014】そして、半導体基体1の周辺部上に、固体撮像素子の各部からの端子導出がなされ、リードワイヤ等の外部配線(図示せず)がボンディングされる端子パッドいわゆるボンディングパッドが配列形成される。図1においては、これら端子パッドのうち、垂直レジスタ3と水平レジスタ5とが、それぞれ2相のクロック ϕv_1 および ϕv_2 と ϕH_1 、および ϕH_2 によって駆動される構成とされ、垂直レジスタ3を共通に駆動する2相のクロック ϕv_1 および ϕv_2 が印加される2つの端子パッドPD v_1 およびPD v_2 と、水平レジスタ5を駆動する2相のクロック ϕH_1 および ϕH_2 が印加される同様の端子パッドPD H_1 およびPD H_2 のみを示している。

【0015】この固体撮像装置において、各端子パッドに対応して、静電破壊等を防止する保護トランジスタTrが設けられる。そして、これら保護トランジスタTrは、それぞれ各エミッタが、各端子パッドPD(図1においては、PD v_1 、PD v_2 、PD H_1 、PD H_2)に電氣的に接続され、そのコレクタが、半導体基体1の周辺に沿って配置形成された基体電圧いわゆるサブス

トレイト電圧が印加される配線 L_{sub} に電氣的に接続され、ベースが、同様に半導体基体1の周辺に沿って配置形成された例えば半導体基体すなわちサブストレイトがn型である場合、負のクロック電圧よりさらに負の深い電圧が印加される配線 L_{vl} に電氣的に接続される。

【0016】本発明においては、これら保護トランジスタTrを、少なくともその各エミッタ領域が、その全域においてもしくは大半において各端子パッドPD(PD v_1 、PD v_2 、PD H_1 、PD H_2)下に位置するように配置形成する。すなわち、例えば図2にその平面図を示し、図3にA-A線上の断面図を示すように、半導体基体1上の、リードワイヤLWがボンディングされる各端子パッドPDが形成された部分下に差し渡って各保護トランジスタTrを形成する。この例では、n型の半導体基体1をコレクタ領域11cとして、これの上のサブストレイト電圧が印加される配線 L_{sub} 下に位置して、高不純物濃度のn型のコレクタ電極取出し領域12cが形成されると共に、端子パッドPD下から、負の電圧が印加される配線 L_{vl} 下に差し渡ってp型のベース領域11bが形成される。また、このp型のベース領域11b上の配線 L_{vl} 下に位置して、高不純物濃度のp型のベース電極取出し領域12bが形成される。また、ベース領域11b上に、端子パッドPDの形成部下にエミッタ領域11eを形成する。各領域11e、11b、11c、12b、12cはそれぞれ不純物のイオン注入、拡散等によって形成することができ、エミッタ領域11eとベース電極取出し領域12bとは、同一工程によって形成することができる。

【0017】半導体基体例えばSi基体1の表面には、SiO₂等による絶縁層13が形成され、エミッタ領域11eの、これの上に形成される端子パッドPDの例えば4隅に位置する部分にコンタクト窓13wを穿設する。次に、エミッタ領域11e上に穿設した全コンタクト窓13wに跨がって導電層14が形成され、この導電層14が、エミッタ領域11e上のコンタクト窓13wを通じてオーミックコンタクトされる。この導電層14は、例えば各レジスタ3および5の1組の電極を構成する例えば多結晶Siによって、これら電極の形成と同時に形成することができる。

【0018】そして、コレクタ電極取出し領域12c上、ベース電極取出し領域上、導電層14上に跨がってSiO₂等による層間絶縁層15が形成され、エミッタ領域11e上の例えば各コンタクト窓13w上に対応する位置およびコレクタ電極取出し領域12c上、ベース電極取出し領域12b上にコンタクト窓15wを穿設する。そして、これら全コンタクト窓15wに跨がって、すなわちエミッタ領域11e上に対応する位置およびコレクタ電極取出し領域12c上、ベース電極取出し領域12b上に跨がって上述の配線 L_{vl} と配線 L_{sub} および端子パッドPDがオーミックコンタクトされて形成さ

れる。

【0019】そして、端子パッドPD上には、外部配線例えばリードワイヤLWが圧着接続される。この場合、上述のコンタクト窓13w、15wは、リードワイヤLWが圧着接続される部分以外の、例えば図示の4隅に形成することが、リードワイヤLWのボンディングに際しての端子パッドPDと導電層14とのコンタクト部、導電層14とエミッタ領域11eとのコンタクト部への応力の発生を回避する上で望ましい。

【0020】上述したように、本発明においては、保護トランジスタTrを、これが接続されるべき端子パッドPD下に少なくともそのエミッタ領域11eの全部もしくは大半、特に図示の例におけるように、そのエミッタ領域11eの全域が端子パッドPD下に形成するようにしたことから、更に上述した例におけるように、そのベース領域11bを端子パッドPD下から配線Lv_L下に渡る位置に形成し、その電極取出し領域12bを同様の配線Lv_L下に形成するようにしたことから、また更に、コレクタ領域11cの電極取出し領域12cを配線L_{sub}下に形成するよにしたことから、これら保護トランジスタTrの半導体基体1の基体面における実質的占有面積を、従来における端子パッドPDと保護トランジスタTrと基体面上に並置して形成する場合に比して激減させることができる。

【0021】また、各保護トランジスタTrのエミッタ領域11e、ベース電極取出し領域12bおよびコレクタ電極取出し領域12cは、これらがそれぞれ接続されるべき端子パッドPD、配線Lv_Lおよび配線L_{sub}の直下、すなわち互いに重なる位置に形成されることから、これらのコンタクトを直接的に行うことができ、これらを接続するための配線の形成が排除される。

【0022】上述した例は、半導体基体1がn型である場合であるが、本発明はp型である固体撮像装置に適用することもできるし、インターライントランスファ方式の固体撮像装置に限られるものではなく、フレームトランスファ方式、フレームインターライントランスファ方式等の各種固体撮像装置に適用することもできるなど、また各シフトレジスタは、2相クロック方式に限られず3相、4相等の方式によることもできるなど、本発明は、上述した例に限られるものではない。

【0023】

【発明の効果】上述したように、本発明構成によれば、保護トランジスタTrを、半導体基板面において、端子パッドPDと並置して形成することを回避して、保護トランジスタTrを、これが接続されるべき端子パッドPD

D下に少なくともそのエミッタ領域11eの全部もしくは大半下に形成するようにしたことからこの保護トランジスタTrの半導体基体面における実質的占有面積の縮小化をはかることができる。また、更にそのベース領域11bを端子パッドPD下から配線Lv_L下に渡る位置に形成し、その電極取出し領域12bを同様の配線Lv_L下に形成するようにすることにより、より保護トランジスタTrの半導体基体面における実質的占有面積の縮小化をはかることができる。また更に、コレクタ領域11cの電極取出し領域12cを配線L_{sub}下に形成することにより、より保護トランジスタTrの半導体基体面における実質的占有面積の縮小化をはかることができる。

【0024】また、各保護トランジスタTrのエミッタ領域11e、ベース電極取出し領域12bおよびコレクタ電極取出し領域12cは、これらがそれぞれ接続されるべき端子パッドPD、配線Lv_Lおよび配線L_{sub}の直下、すなわち互いに重なる位置に形成されることから、これらのコンタクトを直接的に行うことができ、これらを接続するための配線の形成を排除することができ、したがって、構造の簡潔、小型化、製造の簡易化ははかられ、固体撮像装置の小型化、コストの低廉化をはかることができる。

【0025】また、本発明によれば、保護トランジスタの占有面積を縮減できることから、保護トランジスタの面積、すなわちエミッターベース間接合面積、ベースコレクタ接合面積を充分大に確保でき、エミッターベース周長を大きく保持できることから、大電流トランジスタ、したがって、保護動作を確実に行うことができる

【図面の簡単な説明】

【図1】本発明による固体撮像装置の一例の模式的平面図である。

【図2】本発明装置の一例の要部の概略平面図である。

【図3】図2のA-A線上の概略断面図である。

【図4】従来の固体模式的平面図である。

【符号の説明】

1 半導体基体、2 受光部、3 垂直レジスタ、4 出力回路、5 水平レジスタ、11e エミッタ領域、11b ベース領域、11c コレクタ領域、12b ベース電極取出し領域、12c コレクタ電極取出し領域、13 絶縁層、13w コンタクト窓、14 導電層、15 層間絶縁層、15w コンタクト窓、Tr 保護トランジスタ、PD、PD_{v1}、PD_{v2}、PDH₁、PDH₂ 端子パッド、Lv_L、L_{sub} 配線。

BLANK PAGE